

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平6-177178

(43)公開日 平成6年(1994)6月24日

(51)Int.Cl.⁵

H01L 21/52

識別記号

庁内整理番号

FI

技術表示箇所

A 7376-4M

審査請求 未請求 請求項の数1(全5頁)

(21)出願番号 特願平4-345618

(22)出願日 平成4年(1992)12月1日

(71)出願人 000003997

日産自動車株式会社

神奈川県横浜市神奈川区宝町2番地

(72)発明者 岩崎 靖和

神奈川県横浜市神奈川区宝町2番地 日産
自動車株式会社内

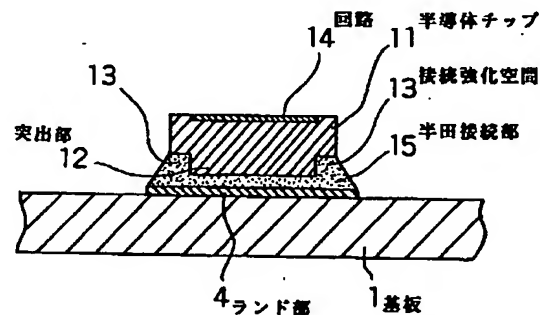
(74)代理人 弁理士 菊谷 公男 (外3名)

(54)【発明の名称】 半導体チップの構造

(57)【要約】

【目的】コストと熱抵抗の上昇を招くことなく、半導体チップのサイズの大きな場合でも、基板との間の接続部に亀裂を生じさせない半導体チップの構造を提供すること。

【構成】半導体チップ11の底面に、その周縁部を切欠して突出部12を形成し、その突出部12の周囲には半田付け時の半田厚を厚くすべき接続強化空間13を形成する。この半導体チップ11の底部は、基板1のランド部4に半田接続部15を介して接続される。その接続後は、半導体チップ11と基板1の接続部は、その周縁部では接続強化空間13により厚くなり、剪断歪度が小さく抑えられる。他方、半導体チップ11と基板1の接続部は、その中心部では突出部12により薄くなり、熱抵抗の上昇が抑えられる。



1

【特許請求の範囲】

【請求項1】 半導体チップ実装用基板上に形成した配線部に、接着剤を介して底面を接続すべき半導体チップにおいて、前記半導体チップの底面に、その周縁部を切欠して接続強化空間を形成したことを特徴とする半導体チップの構造。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、半導体チップの構造の改良に関するものである。

【0002】

【従来の技術】従来、パワー素子あるいはLSIなどの半導体チップの基板への実装は、半田付けにより行われている。このような従来の実装例としては、例えば図8で示すものが知られている。これを説明すると、ガラスエポキシや紙フェノールなどの素材からなる基板1の表面に銅箔によりランド部4が形成され、このランド部4上に、半田接続部3を介して半導体チップ2の平坦な底部全体が固定接続されている。

【0003】

【発明が解決しようとする課題】しかしながら、このような従来の半導体チップ2と基板1との接続構造では、半導体チップ2自体の発熱や雰囲気温度の変化などに起因する温度サイクルによりストレスが発生し、そのストレスの繰り返しにより、図9で示すように半田接続部3に半田亀裂5が発生する。この現象は、特に半導体チップ2のサイズが大きくなると顕著である。この亀裂は、半田接続部3の外周部から内部に向けて進行していき、熱抵抗の増大、ひいては半導体チップの剥離を引き起こす原因となる。

【0004】Engelmaier等による実験報告によれば、温度変化などのような低サイクルストレスによる半田の寿命は次式で与えられる。

【数1】

$$N_f \propto \Delta T^{-2}$$

ここで、 N_f は半田の平均寿命であり、半田の剪断歪度 $\Delta\gamma$ は、

$$\Delta\gamma = \Delta L / 2h \dots (2)$$

$$\Delta L = \Delta\alpha \cdot \Delta T \cdot L \dots (3)$$

で表される。ただし、

h : 半田の厚み

$\Delta\alpha$: 半導体チップと基板の熱膨張係数差

ΔT : 環境温度変化幅

L : 半導体チップサイズ

ΔL : 熱膨脹不整合

【0005】上記の式(1)、(2)、(3)から、次のような方策をとれば半田の疲労寿命を長くできることがわかる。

2

(A) 半導体チップのサイズを小さくする。

(B) 基板の熱膨張係数を半導体チップに近づける。

(C) 半田の厚みを厚くする。

しかし、(A)については、多くの機能要素が組み込まれてサイズがますます大きくなる状況の中で、現実的に実現困難である。また、(B)の熱膨張係数の調整については、例えば基板にSiCなどを用いれば、半導体チップSiと熱膨張係数を近くすることができるが、コスト高となって実用的ではない。さらに、(C)の半田の厚みの増大については、半田の表面張力と半導体チップの重量との関係からある限度以上に厚くすることができない上に、半田を厚くし過ぎると熱抵抗が大きくなるという問題がある。そこで、本発明は、上記の問題点に鑑み、コストと熱抵抗の上昇を招くことなく、半導体チップのサイズの大きな場合でも、基板との間の接続部に亀裂を生じさせない半導体チップの構造を提供することを目的とする。

【0006】

【課題を解決するための手段】このため本発明は、半導体チップの底面に、その周縁部を切欠して接続強化空間を形成したことを特徴とする半導体チップの構造とした。

【0007】

【作用】このような構成の本発明にかかる半導体チップの底部は、基板の配線部に半田などの接着剤を介して接続する。その接続後は、半導体チップと基板との接続部は、周縁部では接続強化空間により厚くなり、剪断歪度が小さく抑えられる。他方、半導体チップと基板との接続部は、中心部では薄くなり熱抵抗の上昇が抑えられる。この部分では剪断歪は元来小さい。

【0008】

【実施例】次に、本発明の第1実施例について、図1および図2を参照して説明する。第1実施例は、Siなどの素材からなる半導体チップ11の底面に、その周縁部を切欠して突出部12を形成し、その突出部12の周囲に半田付け時に半田の厚さを厚くすべき接続強化空間13を形成する。半導体チップ11の上部には、半導体プロセスによって所定の回路14を形成する。このような半導体チップ11は、半田のような接着剤を介して基板1のランド部4に接続すると、半田接続部15を介して半導体チップ11が基板1に固定実装される。

【0009】ここで、突出部12は、図2で示すように半導体チップ11の底部全体より小さく、またその底面の周縁部よりも内側に位置すればよく、半導体チップ11の外形とほぼ相似の形状とするのが好ましいが、その形状は限定されない。また、半導体チップ11と基板1との接続に用いる接着剤は、上述の半田のみならずエポキシ樹脂剤などでもよい。

【0010】次に、このように構成する第1実施例の製造方法について、図3を参照して説明する。まずシリコ

ン基板21の表面に、公知の半導体プロセスにより所定の回路14、およびダイシングライン22を所定の位置にそれぞれ形成する(図3の(A)参照)。その結果、ダイシングライン22は各回路14を囲むように縦横に形成される。次に、シリコン基板21の裏面には、ダイシングライン22に対応する位置に所定幅の凹溝23を形成する(図3の(B)参照)。この凹溝23の形成方法としては、幅の広いダイシングソーによるハーフカット、ダイヤモンド砥石による研磨、フォトリソグラフィおよびエッチングによる方法などが挙げられる。

【0011】次に、シリコン基板21をダイシングライン22に沿ってダイシングソーにより分割すると、図3の(C)に示すように、突出部12の周囲に接続強化空間13が形成された半導体チップ11が多数得られる。引き続き、同図の(D)のように、この半導体チップ11の底部を基板1上のランド部4に半田付けにより接続すると、半田接続部15を介して両者は接続される。

【0012】第1実施例は以上のように構成するので、最も剪断歪の大きな半導体チップ11の接続底部の周縁部は、接続強化空間13により半田の厚みが相対的に厚くなる。このため、前記の式(1)、(2)からわかるように、剪断歪度 $\Delta\gamma$ が小さく押さえられ、半田接続部は長寿命を保持できる。一方、剪断歪の比較的小さな半導体チップ11の接続底部の周縁部を除く部分は、突出部12により半田の厚さが従来並に薄いため、半導体チップ全体としては熱抵抗の上昇を押さえることができ

る。
【0013】次に、本発明の第2実施例について、図4および図5を参照して説明する。第2実施例の半導体チップ31は、図4で示すように、その底部の周縁部を内側にテーパ状に切欠して逆四角錐台状の突出部32を形成し、その突出部32の外周に接続強化空間33を形成する。この半導体チップ31は、半田付けにより基板1のランド部4に接続すると、半田接続部15を介して基板1に固定実装される。

【0014】このような構成の第2実施例の製造方法について、図6を参照して説明すると、まず、シリコン基板21の表面に所定の回路14、およびダイシングライン22をそれぞれ形成する(図6の(A)参照)。その結果、ダイシングライン22は各回路14を囲むように縦横に形成される。次に、シリコン基板21の裏面には、ダイシングライン22に対応する位置に所定の大きさのV溝34を形成する(図6の(B)参照)。このV溝34の形成は、ヒドラジン、KOHで代表されるアルカリ異方性エッチング液を用いて行う。

【0015】次に、シリコン基板21をダイシングライン22に沿って分割すると、図6の(C)に示すように、突出部32の周囲に接続強化空間33が形成された半導体チップ31が得られる。引き続き、この半導体チップ31は、半田接続部15を介して基板1のランド部

4に固定実装する(図6の(D)参照)。

【0016】次に、本発明の第3実施例について、図7を参照して説明する。第3実施例は、パワーICで代表され、半導体チップの裏面に電極を形成する場合、または半田と半導体チップとのぬれ性を改善するために、半導体チップの裏面に金属膜を形成する場合である。この場合には、図7の(D)で示すように、半導体チップ51は、図1および図2で示した半導体チップ11と同様に、接続部の中央に突出部12を設け、その突出部12の周囲には接続強化空間13を形成する点で同じである。しかし、上述のように、電極の形成またはぬれ性の改善を図るために、半導体チップ51の接続底部全体に金属膜52を形成する点が異なる。

【0017】このような構成の第3実施例の製造方法について、図7を参照して説明すると、まずシリコン基板21の表面に所定の回路14、およびダイシングライン22をそれぞれ形成する(図7の(A)参照)。次に、シリコン基板21の裏面には、ダイシングライン22に対応する位置に所定幅の凹溝23を形成する(図7の(B)参照)。さらに、シリコン基板21の裏面全体には、蒸着やメッキなどにより金属膜52を形成する(図7の(C)参照)。次に、シリコン基板21をダイシングライン22に沿って分割すると、図7の(D)に示すように半導体チップ51が得られる。引き続き、同図の(E)のように、この半導体チップ51は、半田接続部15を介して基板1のランド部4に固定実装する。

【0018】

【発明の効果】以上のように本発明では、半導体チップの底面に、その周縁部を切欠して接続強化空間を形成したから、特に高価な材料を基板に用いる必要がなくなつて制作費用を抑制でき、しかも熱抵抗の上昇を招くことがなく、大きなサイズの半導体チップを実装しても接続材料の疲労によって寿命低下が生じないという効果が得られる。

【図面の簡単な説明】

【図1】本発明の第1実施例の断面図である。

【図2】その実施例の平面図である。

【図3】その実施例の製造方法の一例を示す工程図である。

【図4】本発明の第2実施例の断面図である。

【図5】その実施例の平面図である。

【図6】その実施例の製造方法の一例を示す工程図である。

【図7】本発明の第3実施例の製造方法の一例を示す工程図である。

【図8】従来例の断面図である。

【図9】従来例における半田疲労を示す説明図である。

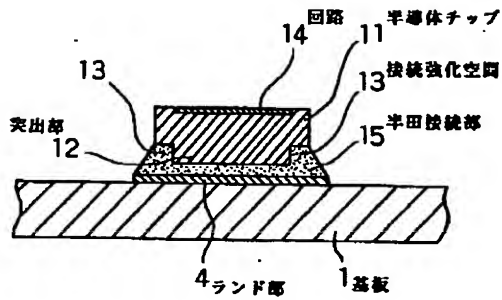
【符号の説明】

1 基板
4 ランド部

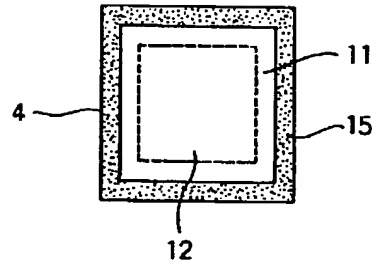
5
11, 31, 51 半導体チップ
12, 32 突出部
13, 33 接続強化空間
15 半田接続部

6
21 シリコン基板
23 凹溝
52 金属膜

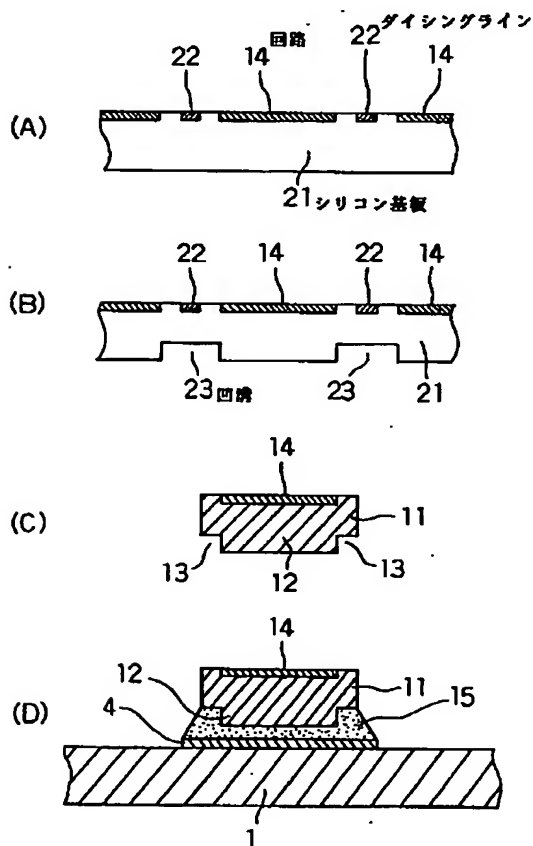
【図1】



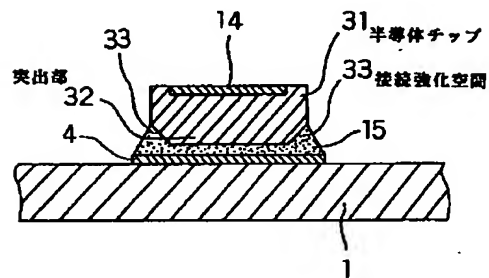
【図2】



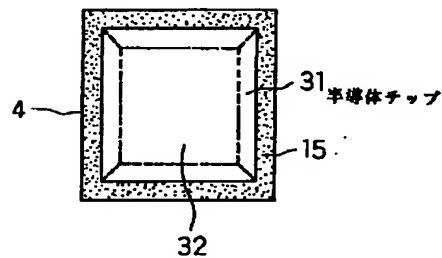
【図3】



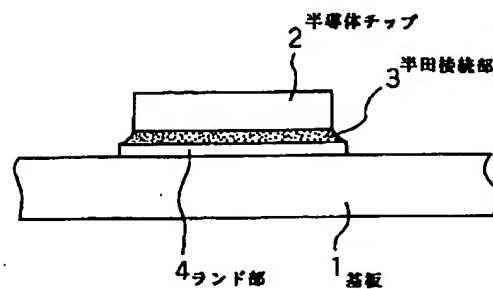
【図4】



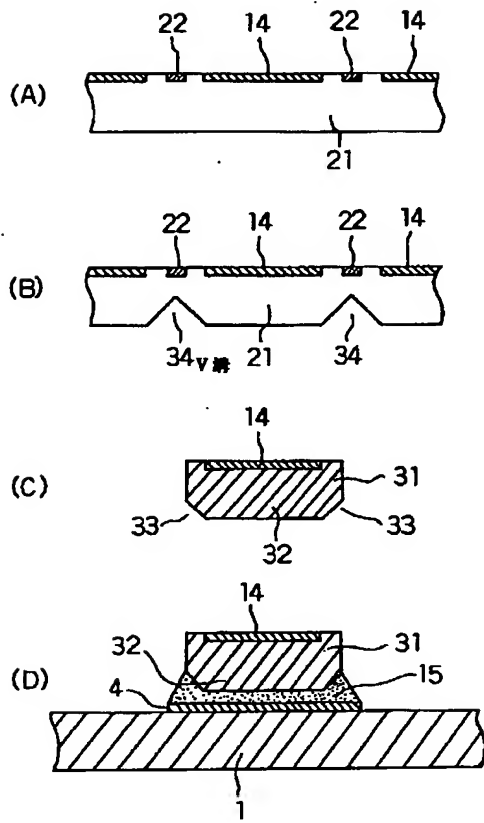
【図5】



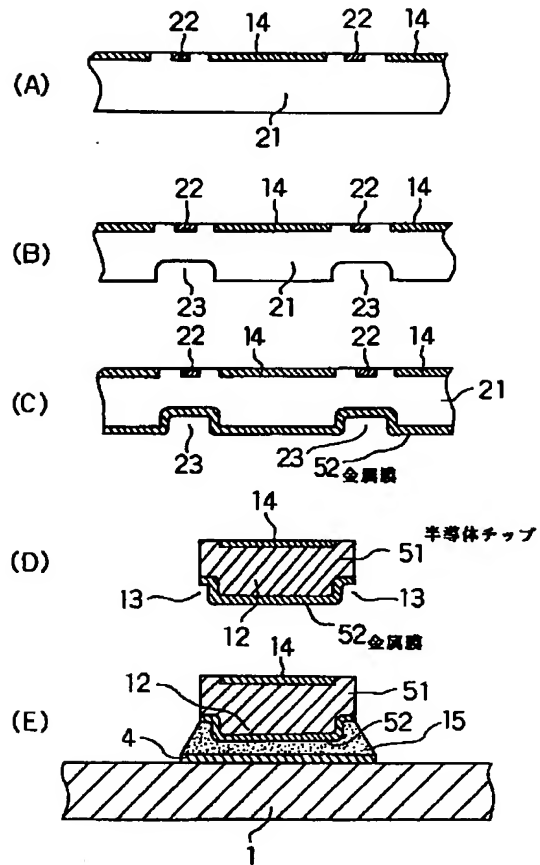
【図8】



【図6】



【図7】



【図9】

